

Liquid crystal display device

Patent Number: ☐ US6340963
Publication date: 2002-01-22
Inventor(s): ANNO KOUICHI (JP); MATSUDA MASAOKI (JP); OKAWARA HIROSHI (JP);
TANAKA TAKESHI (JP); KAWAMURA TETSUYA (JP)
Applicant(s): HITACHI LTD (JP)
Requested Patent: ☐ JP2000162629
Application Number: US19990448514 19991124
Priority Number (s): JP19980335846 19981126
IPC Classification: G09G3/36
EC Classification: G02F1/1345, G02F1/13B4, G02F1/1362A
Equivalents: KR2000035691, TW536648

Abstract

A is employed for eliminating variations of thin-film transistor threshold values to obtain enhanced on-screen displayability of high-quality images while simultaneously increasing the manufacturing yield and reliability. In a liquid crystal display device including: an active-matrix substrate having a plurality of scan electrode leads, a plurality of image signal electrode leads crossing over the plurality of scan electrode leads, scan electrode lead terminals which extend from the scan electrode leads in an effective display area thereof to one of the sides thereof, and image signal electrode terminals which extend from the image signal electrode leads in the effective display area to the other of the sides thereof neighboring upon the one side, being formed on an upper surface thereof respectively; a color filter substrate having a common electrode formed thereon; a layer of liquid crystals being sealed between the active-matrix substrate and the color filter substrate; common electrode lead terminals for connection to the common electrode; and driver circuitry including a scan electrode driver circuit and image signal electrode driver circuit for supplying the scan electrode lead terminals and image signal electrode lead terminals with more than one signal voltage for on-screen image visualization. The device further has a first electrostatic protective element for connecting a respective odd-numbered one of the image signal electrode terminals and a second electrostatic protective element for connecting a respective even-numbered one of the image signal electrode terminals. The first and second electrostatic protective leads are electrically divided into one another on the matrix substrate and electrically connected to one another by the common electrode lead terminals

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-162629

(P2000-162629A)

(43) 公開日 平成12年6月16日 (2000.6.16)

(51) Int.Cl. ⁷	識別記号	F I	テラート (参考)
G 0 2 F 1/1345		G 0 2 F 1/1345	2 H 0 9 2
	1/136	5 0 0	5 C 0 5 8
H 0 4 N 5/66	1 0 2	H 0 4 N 5/66	5 C 0 6 0
	9/30	9/30	

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願平10-335846
(22) 出願日 平成10年11月26日 (1998.11.26)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 阿武 恒一
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72) 発明者 松田 正昭
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(74) 代理人 100078134
弁理士 武 頭次郎

最終頁に続く

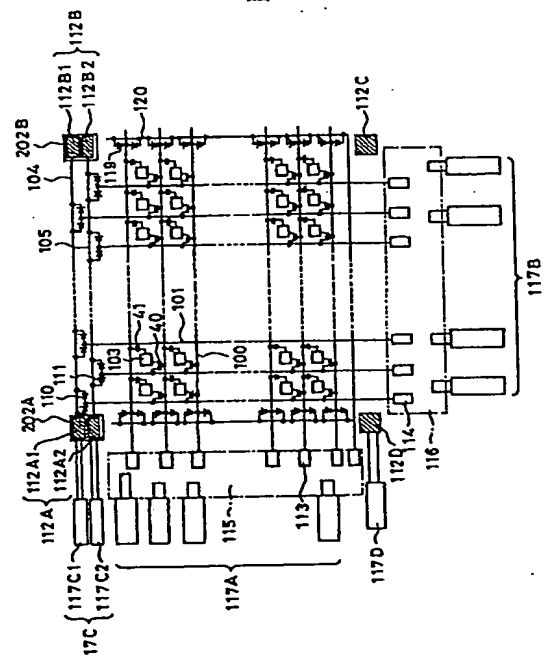
(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】 薄膜トランジスタの閾値のばらつきを無くして高品質の画像表示を得ると共に、製造歩留りと製品の信頼性を向上させる。

【解決手段】 画素信号電極配線端子を形成した一辺と平行で、電氣的に二分割された第1と第2の共通電極配線端子112A1, 112A2 のそれぞれと電氣的に接続する第1および第2の静電気保護配線104, 105 の奇数番と偶数番との間をそれぞれ接続する第1と第2の静電気保護用素子110, 111 を有し、第1と第2の共通電極配線端子112A1, 112A2 は、カラーフィルタ基板に形成した共通電極との間を電氣的に接続するための導電性部材を通して電氣的に接続する。

図1



【特許請求の範囲】

【請求項1】絶縁基板上に形成した共通電極と、複数色のカラーフィルタとを備えたカラーフィルタ基板と、絶縁基板上に形成した複数の走査電極配線と、走査電極配線に交差するように形成された複数の画像信号電極配線と、走査電極配線と画像信号電極配線とに接続して有効表示領域を形成するように二次元配列された複数の薄膜トランジスタと、薄膜トランジスタのそれぞれに接続された画素電極と、画素電極に接続された付加容量と、カラーフィルタ基板に形成した共通電極と接続するための共通電極配線端子と、走査電極配線および画像信号電極配線から有効表示領域の外側の一边に引き出された走査電極配線端子およびこの一边と隣接する他辺に引き出された画像信号電極配線端子と、少なくとも薄膜トランジスタを被覆する保護絶縁膜とを具備してカラーフィルタ基板と所定の間隙で対向配置され、この間隙に液晶を挟持して液晶パネルを構成するアクティブマトリクス基板と、走査電極配線端子と画像信号電極配線端子に表示のための信号電圧を供給する走査電極駆動回路と画像信号電極駆動回路とを具備し、画素信号電極配線端子を形成した一边と平行で、有効表示領域を挟んで位置する対辺に形成されて電氣的に二分割された第1と第2の共通電極配線端子のそれぞれと電氣的に接続する第1および第2の静電気保護配線と、第1と第2の静電気保護配線と画像信号電極配線の奇数番と偶数番との間をそれぞれ接続する第1と第2の静電気保護用素子とを有し、第1と第2の共通電極配線端子は、カラーフィルタ基板を貼り合わせた状態では、当該カラーフィルタ基板に形成した共通電極との間を電氣的に接続するための導電性部材を通して電氣的に接続されることを特徴とする液晶表示装置。

【請求項2】絶縁基板上に形成した共通電極と、複数色のカラーフィルタとを備えたカラーフィルタ基板と、絶縁基板上に形成した複数の走査電極配線と、走査電極配線に交差するように形成された複数の画像信号電極配線と、走査電極配線と画像信号電極配線とに接続して有効表示領域を形成するように二次元配列された複数の薄膜トランジスタと、薄膜トランジスタのそれぞれに接続された画素電極と、画素電極に接続された付加容量と、カラーフィルタ基板に形成した共通電極と接続するための共通電極配線端子と、走査電極配線および画像信号電極配線から有効表示領域の外側の一边に引き出された走査電極配線端子およびこの一边と隣接する他辺に引き出された画像信号電極配線端子と、少なくとも薄膜トランジスタを被覆する保護絶縁膜とを具備してカラーフィルタ基板と所定の間隙で対向配置され、この間隙に液晶を挟持して液晶パネルを構成するアクティブマトリクス基板と、

走査電極配線端子と画像信号電極配線端子に表示のための信号電圧を供給する走査電極駆動回路と画像信号電極駆動回路とを具備し、

画素信号電極配線端子を形成した一边と平行で、有効表示領域を挟んで位置する対辺に形成されて電氣的に三分割された第1と第2および第3の共通電極配線端子と、第1と第2および第3の共通電極配線端子のそれぞれと電氣的に接続する第1と第2の静電気保護配線、および第1および第2の静電気保護配線に対して有効表示領域とは反対に位置する第3の静電気保護配線と、第1と第2の静電気保護配線と画像信号電極配線の奇数番と偶数番との間をそれぞれ接続する第1と第2の静電気保護用素子とを有し、

第1と第2および第3の共通電極配線端子は、カラーフィルタ基板を貼り合わせた状態では、当該カラーフィルタ基板に形成した共通電極との間を電氣的に接続するための導電性部材を通して電氣的に接続されることを特徴とする液晶表示装置。

【請求項3】前記静電気保護配線と画像信号電極配線の間を接続する静電気保護用素子が互いに逆向きに接続した2個の非線形素子であることを特徴とする請求項1または2に記載の液晶表示装置。

【請求項4】前記静電気保護配線と画像信号電極配線の間を接続する静電気保護用素子が抵抗素子であることを特徴とする請求項1または2に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス方式の液晶表示装置に係り、特に薄膜トランジスタ等の半導体素子をスイッチング素子として用いた場合の静電気に起因する当該スイッチング素子の閾値のばらつき等の特性変化や薄膜トランジスタの閾値のばらつきを矯正して表示品質を向上させた液晶表示装置に関する。

【0002】

【従来の技術】各種の映像機器や情報機器のモニターに用いられる液晶表示装置として薄膜トランジスタ等の半導体素子をスイッチング素子としたアクティブマトリクス方式の液晶表示装置が広く用いられている。

【0003】この種の液晶表示装置は、絶縁基板上に画素選択用の多数のスイッチング素子（以下、薄膜トランジスタとして説明する）を形成したアクティブマトリクス基板と、共通電極とカラーフィルタを形成したカラーフィルタ基板を貼り合わせ、両者の間に液晶を挟持させて構成した液晶パネルに駆動回路を組み込んで構成される。

【0004】近年の画面の大型化、高精細化に伴い、アクティブマトリクス基板に形成する薄膜トランジスタの特性を均一に揃えることがますます難しくなっている。また、製作工程での静電気に起因する薄膜トランジスタの破壊や特性劣化も大きな問題となっている。

【0005】薄膜トランジスタの閾値を揃える方法として、従来は、薄膜トランジスタの完成時に加熱処理等を施していた。また、静電気の対策としては、液晶パネルとして完成時に切断除去される基板部分に薄膜トランジスタの配線と接続した静電気保護用の配線を設けていた。

【0006】

【発明が解決しようとする課題】上記従来の技術においては、アクティブマトリクス基板の製作工程での加熱処理による薄膜トランジスタの閾値の均一化には限界があり、それぞれの薄膜トランジスタの特性に依然としてばらつきが残っている。そのため、液晶への印加電圧のばらつきによる輝度むらが発生する。

【0007】本発明の目的は、上記従来技術の問題点を解消すると共に、製造歩留りと製品の信頼性を向上させた液晶表示装置を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するため、本発明は、液晶表示装置を構成するアクティブマトリクス基板の画素信号電極配線の奇数番と偶数番ごとに静電気保護のための第1と第2の共通配線（静電気保護共通配線）を設け、これらの静電気保護共通配線と画素信号電極配線の奇数番と偶数番とをそれぞれ静電気保護用素子（互いに逆向きに接続した2個の非線形素子、あるいは抵抗素子）を介して接続した構成としたことによって達成される。

【0009】第1と第2の静電気保護共通配線は、アクティブマトリクス基板上では電氣的に独立させることで、これらの静電気保護共通配線に接続された画素信号電極配線のそれぞれの薄膜トランジスタの欠陥検査と閾値の調整を可能とし、カラーフィルタ基板を貼り付けた状態では、アクティブマトリクス基板とカラーフィルタ基板の共通電極を電氣的に接続する導電性部材（導電ペースト等）を介して互いに電氣的に接続する構成とした。

【0010】また、第1と第2の静電気保護共通配線の外側にさらに第3の静電気保護共通配線を設け、第1と第2および第3の静電気保護共通配線は、アクティブマトリクス基板上では電氣的に独立させ、カラーフィルタ基板を貼り付けた状態では、アクティブマトリクス基板とカラーフィルタ基板の共通電極を電氣的に接続する導電性部材を介して互いに電氣的に接続する構成とした。

【0011】本発明の典型的な構成を列举すれば、以下のとおりである。すなわち、

(1) 絶縁基板上に形成した共通電極と、複数色のカラーフィルタとを備えたカラーフィルタ基板と、絶縁基板上に形成した複数の走査電極配線と、走査電極配線に交差するように形成された複数の画像信号電極配線と、走査電極配線と画像信号電極配線とに接続して有効表示領域を形成するように二次元配列された複数の薄膜トラン

ジスタと、薄膜トランジスタのそれぞれに接続された画素電極と、画素電極に接続された付加容量と、カラーフィルタ基板に形成した共通電極と接続するための共通電極配線端子と、走査電極配線および画像信号電極配線から有効表示領域の外側の一边に引き出された走査電極配線端子およびこの一边と隣接する他辺に引き出された画像信号電極配線端子と、少なくとも薄膜トランジスタを被覆する保護絶縁膜とを具備してカラーフィルタ基板と所定の間隙で対向配置され、この間隙に液晶を挟持して液晶パネルを構成するアクティブマトリクス基板と、走査電極配線端子と画像信号電極配線端子に表示のための信号電圧を供給する走査電極駆動回路と画像信号電極駆動回路とを具備し、画素信号電極配線端子を形成した一边と平行で、有効表示領域を挟んで位置する対辺に形成されて電氣的に二分割された第1と第2の共通電極配線端子のそれぞれと電氣的に接続する第1および第2の静電気保護配線と、第1と第2の静電気保護配線と画像信号電極配線の奇数番と偶数番との間をそれぞれ接続する第1と第2の静電気保護用素子とを有し、第1と第2の共通電極配線端子は、カラーフィルタ基板を貼り合わせた状態では、当該カラーフィルタ基板に形成した共通電極との間を電氣的に接続するための導電性部材を通して電氣的に接続する。

【0012】(2) 絶縁基板上に形成した共通電極と、複数色のカラーフィルタとを備えたカラーフィルタ基板と、絶縁基板上に形成した複数の走査電極配線と、走査電極配線に交差するように形成された複数の画像信号電極配線と、走査電極配線と画像信号電極配線とに接続して有効表示領域を形成するように二次元配列された複数の薄膜トランジスタと、薄膜トランジスタのそれぞれに接続された画素電極と、画素電極に接続された付加容量と、カラーフィルタ基板に形成した共通電極と接続するための共通電極配線端子と、走査電極配線および画像信号電極配線から有効表示領域の外側の一边に引き出された走査電極配線端子およびこの一边と隣接する他辺に引き出された画像信号電極配線端子と、少なくとも薄膜トランジスタを被覆する保護絶縁膜とを具備してカラーフィルタ基板と所定の間隙で対向配置され、この間隙に液晶を挟持して液晶パネルを構成するアクティブマトリクス基板と、走査電極配線端子と画像信号電極配線端子に表示のための信号電圧を供給する走査電極駆動回路と画像信号電極駆動回路とを具備し、画素信号電極配線端子を形成した一边と平行で、有効表示領域を挟んで位置する対辺に形成されて電氣的に三分割された第1と第2および第3の共通電極配線端子と、第1と第2および第3の共通電極配線端子のそれぞれと電氣的に接続する第1と第2の静電気保護配線、および第1および第2の静電気保護配線に対して有効表示領域とは反対に位置する第3の静電気保護配線と、第1と第2の静電気保護配線と画像信号電極配線の奇数番と偶数番との間をそれぞれ接

続する第1と第2の静電気保護用素子とを有し、第1と第2および第3の共通電極配線端子は、カラーフィルタ基板を貼り合わせた状態では、当該カラーフィルタ基板に形成した共通電極との間を電気的に接続するための導電性部材を通して電気的に接続する。

【0013】(3)(1)または(2)における前記静電気保護配線と画像信号電極配線の間を接続する静電気保護用素子として、互いに逆向きに接続した2個の非線形素子を用いる。

【0014】(4)(1)または(2)における前記静電気保護配線と画像信号電極配線の間を接続する静電気保護用素子として、抵抗素子を用いる。

【0015】上記本発明の構成により、静電気保護配線による静電気対策がなされると共に、画素を構成する薄膜トランジスタに電圧を印加して、その閾値のばらつきを矯正でき、かつ画像信号電極配線と走査電極配線との短絡検査、その他の配線の検査が可能となり、製造歩留りの向上を図ることができ、高品質の液晶表示装置を提供できる。

【0016】なお、本発明は、上記の構成および後述する実施例に限定されるものではなく、本発明の技術思想を逸脱することなく、種々の変更が可能である。

【0017】

【発明の実施の形態】以下、本発明の実施の形態につき、実施例を参照して詳細に説明する。なお、これらの実施例では、アクティブマトリクス基板上の端子部に駆動回路の一部を構成する半導体素子を直接搭載した、所謂チップオンガラス(COG)方式の液晶表示装置を例として示したが、駆動回路を全て液晶パネルの外側の基板に取り付けたTAB(テープオートメーテッドボンディング)方式の液晶表示装置にも同様に適用できるものである。

【0018】図1は本発明による液晶表示装置の第一実施例を説明するアクティブマトリクス基板の等価回路図である。同図はアクティブマトリクス基板を原始基板(母基板)から切断して図示しないカラーフィルタ基板と貼り合わせる前の最終基板に搭載された回路を示す。

【0019】本実施例では、基板(絶縁基板、ここではガラス基板、以下同じ)上に形成した複数の走査電極配線100と、この走査電極配線100に交差するように形成された複数の画像信号電極配線101の交差部分に画素に対応した薄膜トランジスタ40を接続して有効表示領域を形成する二次元配列されたマトリクスが構成されている。

【0020】薄膜トランジスタ40のそれぞれには画素電極103が接続され、この画素電極に付加容量41が接続されている。共通電極配線端子112A、112B、112C、112Dは、図示しないカラーフィルタ基板に形成した共通電極と接続するための端子である。共通電極配線端子112Aと112Bは二分割されてお

り、分割された端子112A1と112B1、112A2と112B2の間に第1と第2の静電気保護配線104と105がそれぞれ接続されている。

【0021】走査電極配線101および画像信号電極配線100から有効表示領域の外側の一辺に走査電極配線端子113および画像信号電極配線端子114が引き出され、これらの配線端子に破線で示した走査電極駆動回路115、画像信号電極駆動回路116の各出力が接続される。

【0022】走査電極駆動回路115と画像信号電極駆動回路116の入力端子には外部接続端子117Aと117Bが接続されるように構成されている。

【0023】117Cは共通電極配線端子112Aに接続した外部接続端子、117Dは共通電極配線端子112Dに接続した外部接続端子を示す。外部接続端子117Cと117Dはカラーフィルタ基板の共通電極への給電端子であるため、基本的には一個でよいが、外部接続端子117Cを二分割して分割された共通電極配線端子112A1と112A2のそれぞれに接続する外部接続端子117C1と117C2を形成することで検査用端子とし、各画像信号電極配線100の検査を容易にすることができる。なお、共通電極配線端子112Cと112Dは必ずしも必要としない。

【0024】走査電極配線端子113側とその対辺側には、それぞれ走査電極配線側静電気保護ダイオード共通線120が設置されており、互いに逆向きに接続した一对の走査電極配線側静電気保護ダイオード119で走査電極配線100に接続されている。

【0025】画素信号電極配線端子114を形成した一辺と平行で、有効表示領域を挟んで位置する対辺に設けた共通電極配線端子112Aの各端子112A1、112A2と、112Bの各端子112B1、112B2のそれぞれと電気的に接続する第1の静電気保護配線104および第2の静電気保護配線105が形成されており、この第1の静電気保護配線104第2の静電気保護配線105と画像信号電極配線101の奇数番と偶数番との間をそれぞれ互いに逆向きに接続した一对の非線形素子(以下、静電保護ダイオードと言う)110、111で接続してある。

【0026】このように構成したことにより、静電保護ダイオード110、111を介して奇数番と偶数番の画像信号電極配線101が対向電極と接続するための共通電極配線端子112Aの各端子112A1、112A2と、112Bの各端子112B1、112B2のそれぞれと電気的に接続される。

【0027】アクティブマトリクス基板にカラーフィルタ基板を貼り合わせて固定する際、共通電極配線端子112Aの各端子112A1、112A2と、112Bの各端子112B1、112B2は、樹脂製のビーズ表面に金属をメッキした導電ビーズを含んだ導電性ペースト

材(導電性部材)202A、202Bにより電氣的に接続される。

【0028】アクティブマトリクス基板をカラーフィルタ基板と貼り合わせる前の状態では、第1の静電気保護配線104第2の静電気保護配線105は分離されているため、共通電極配線端子112Aの端子112A1、112A2、または共通電極配線端子112Bの端子112B1、112B2との間で、奇数番と偶数番の画像信号電極配線101間のショート検査を行うことができる。

【0029】また、外部に露出し、静電気の侵入し易い画像信号用端子114と反対側に静電保護ダイオード110と111を設置したことで、これらの静電保護ダイオード110と111が静電気の影響を受け難く、薄膜トランジスタ40より絶縁耐圧が低い素子であっても破壊され難い。

【0030】アクティブマトリクス基板にカラーフィルタ基板を貼り合わせ、導電性ペースト材202A、202Bにより共通電極配線端子112A~112Dとカラーフィルタ基板の共通電極とを電氣的に接続した状態では静電保護ダイオード110と111を介してカラーフィルタ基板の共通電極とアクティブマトリクス基板の画像信号配線101が接続される。

【0031】この構成で、共通電極を一定電圧に保ち、すなわち画像信号配線101を一定電圧に保ち、走査電極配線100の静電保護ダイオード共通線120に前記共通電極に対し負の電圧を数十V印加する。なお、この電圧は液晶パネルの画素数や配線容量等の条件により異なる。

【0032】例えば、上記電圧を約-50Vとして10秒間印加すると、閾値電圧が高めにシフトしていた薄膜トランジスタ40の閾値を下げるができる。そのため、液晶への印加電圧のばらつきに起因する表示ムラについては、薄膜トランジスタ40のオン電流を十分に確保できるため、選択時間中に液晶に十分な電圧を印加することができ、閾値のばらつきに起因する表示ムラが解消される。

【0033】また、製造工程中にカラーフィルタ基板が帯電した場合、従来の液晶パネルではアクティブマトリクス基板とカラーフィルタ基板の間に電位差が生じ、液晶層を介してこの電位が薄膜トランジスタに作用し、その閾値をシフトさせるという問題があった。

【0034】しかし、本実施例では、このような場合には静電保護ダイオード110、111を介して画像信号配線101がカラーフィルタ基板の共通電極と同電位となるため、上記のような薄膜トランジスタの閾値のシフトは生じない。

【0035】このように、本実施例によれば、製造ばらつき、あるいは製造工程中の静電気によりシフトした薄膜トランジスタの閾値を揃えて、表示のばらつきを低減

することができると共に、静電気による薄膜トランジスタ等の構成回路のダメージを防止することができる。

【0036】図2は本発明による液晶表示装置の第二実施例を説明するアクティブマトリクス基板の等価回路図である。本実施例が前記第一実施例と異なる点は下記のとおりである。

【0037】すなわち、共通電極配線端子112Aと112Bをそれぞれ三分割してそれぞれ第1、第2および第3端子112A1、112A2、112A3および112B1、112B2、112B3とした。そして、有効領域側に位置する第1と第2端子112A1、112A2と112B1、112B2に第1と第2の静電気保護共通配線104と105を接続する。

【0038】第1と第2の静電気保護共通配線104と105には、それぞれ逆向きに接続した2個一対のダイオードからなる静電保護ダイオード110、111を介して画像信号配線101の奇数番と偶数番とをそれぞれ接続する。

【0039】そして、第3の静電気保護共通配線106を第3端子112A3と112B3に接続する。

【0040】アクティブマトリクス基板にカラーフィルタ基板を貼り合わせて固定する際、共通電極配線端子112Aの各端子112A1、112A2、112A3と、112Bの各端子112B1、112B2、112B3は、第1実施例と同様の導電性ペースト材(導電性部材)202A、202Bによりカラーフィルタ基板の貼り合わせ時に電氣的に接続される。

【0041】本実施例の構成により、液晶パネルを最終外形とした状態において、静電気は第3の静電気保護共通配線106に入るため、静電気は直接には第1および第2の静電気保護共通配線104、105には影響を与えない。

【0042】すなわち、本実施例によれば、画像信号配線101に接続した第1、第2の静電保護ダイオード110、111に及ぼされる静電気の影響を第1実施例よりも少なくすることができる。

【0043】図3は本発明による液晶表示装置の第三実施例を説明するアクティブマトリクス基板の等価回路図である。本実施例は前記第一実施例の変形であり、第一実施例と異なる点は、第1および第2の静電気保護共通配線104、105と画像信号配線101の奇数番と偶数番の間をそれぞれを抵抗素子121、122で接続した点にある。

【0044】本実施例の構成は、第一実施例における静電保護ダイオード110、111に代えて抵抗素子121、122を用いたので、簡単な構成で第一実施例と同様の効果を得ることができる。

【0045】図4は本発明による液晶表示装置の第四実施例を説明するアクティブマトリクス基板の等価回路図である。本実施例は前記第二実施例の変形例であり、第

二実施例と異なる点は、第1および第2の静電気保護共通配線104、105と画像信号配線101の奇数番と偶数番の間をそれぞれを抵抗素子121、122で接続した点にある。なお、第三の静電気保護共通配線106は第二実施例と同様である。

【0046】本実施例の構成は、第二実施例における静電保護ダイオード110、111に代えて抵抗素子121、122を用いたので、簡単な構成で第二実施例と同様の効果を得ることができる。

【0047】上記した第二～第四実施例でも、共通電極配線端子112Aの各端子112A1、112A2または112A1、112A2、112A3に図1に示した第一実施例と同様の分割した外部接続端子117C1、117C2、または117C3を設けることもできる。

【0048】このように、上記各実施例によれば、製造ばらつき、あるいは製造工程中の静電気によりシフトした薄膜トランジスタの閾値を揃え、かつ隣接する画像信号電極配線の間のショートの有無を検査することが可能となり、かつ、表示のばらつきを低減することができると共に、静電気による薄膜トランジスタ等の構成回路のダメージを防止することができる。

【0049】また、上記の各実施例では、アクティブマトリクス基板の共通電極配線端子とカラーフィルタ基板の共通電極との電気的接続を行う導電性ペーストとして導電ビーズを用いたが、これに代えて、金あるいは銀等の導電性の良好な金属粉を含むペースト材を用いても良い。

【0050】図5はアクティブマトリクス基板の分割した共通電極配線端子間の電気的接続部分を説明する模式図である。同図は第一実施例の二分割した共通電極配線端子間の電気的接続部分を示すが、他の実施例についても同様である。

【0051】同図(a)は二分割した共通電極配線端子に導電性ペーストを塗布した状態を示し、(b)は(a)の矢印A方向から見た電気的接続部分を示す。なお、(a)ではアクティブマトリクス基板およびカラーフィルタ基板は図示を省略してある。

【0052】同図(a)において、アクティブマトリクス基板に形成した共通電極配線端子112Aは2分割され、分割された各端子112A1と112A2には第1および第2の静電気保護共通配線104、105がそれぞれ接続されている。

【0053】このアクティブマトリクス基板にカラーフィルタ基板を貼り合わせたとき、両者の間に導電性ペースト220Aが介挿される。導電性ペースト220Aは分割された各端子112A1と112A2を覆って塗布されている。

【0054】したがって、同図(b)に示したように、アクティブマトリクス基板1に形成した共通電極配線端子112Aの分割端子112A1と112A2は矢印B

に示したようにカラーフィルタ基板10の共通電極207との間で電気的に接続されると共に、各分割端子112A1と112A2も同時に電気的に接続される。なお、201、208は各基板に形成されている配向膜を示す。

【0055】図6は本発明による液晶パネルの構成例を説明する概略断面図である。この液晶パネルは、有効表示領域に形成した薄膜トランジスタ(TFT)40、負荷容量(Cadd)41、画素電極(ITO1)103および配向膜(ORI1)201を有するアクティブマトリクス基板1と、ブラックマトリクス(BM)205、カラーフィルタ(FIL)206、共通電極(COM)207および配向膜(ORI2)208を形成したカラーフィルタ基板10を貼り合わせて構成される。そして、この貼り合わせ間隙に液晶(LC)209を挟持し、周辺をシール材(SL)203で固定してなる。

【0056】アクティブマトリクス基板1の共通電極配線端子112とカラーフィルタ基板204の共通電極(COM)207とは、導電ペースト202を介して電気的接続が行われる。

【0057】この共通電極配線端子112から引き出された画像信号電極配線端子114はシール材(SL)203の外側に位置し、外部接続端子117との間に跨がるように画像信号電極駆動回路(ICチップ)116が実装されている。

【0058】この画像信号電極駆動回路(ICチップ)116は、アクティブマトリクス基板1の周辺に直接実装する、所謂チップオンガラス方式で実装される。薄膜トランジスタ40としては、逆スタガ構造で、アルミニウムのゲート電極101の上にアルミナ膜とゲート絶縁膜を重ね、半導体層とゲート絶縁膜が相似パターンをもつトランジスタを示しているが、他の構成のトランジスタでも同様の効果が得られる。

【0059】なお、外部接続端子117には外部駆動回路配線(プリント基板等)118の端子が接続される。

【0060】液晶(LC)209は2枚の配向膜201(ORI1)と208(ORI2)の界面において、各配向膜に付与されている配向制御能に従って初期配向されている。

【0061】なお、図6は画像信号電極配線端子114の引き出し側の断面を示したが、走査電極配線端子113の引き出し側の構造もこれと同様である。

【0062】この液晶パネルの背面には、導光板と線状ランプからなるバックライト(BL)119が設置されており、液晶パネルを背面から照明した当該液晶パネルの有効表示領域に形成された画像を可視化する。

【0063】図7は本発明を適用したアクティブマトリクス方式液晶表示装置の一画素とその周辺の構成を説明する平面図である。各画素は隣接する2本の走査電極配線100(GL)と、隣接する2本の画像信号電極配線

101(DL)との交差領域内(4本の配線で囲まれた領域内)に配置されている。

【0064】各画素は薄膜トランジスタTFT(ここでは、薄膜トランジスタはTFT1とTFT2の一対で構成されている)、画素電極103(ITO1)および保持容量素子41(Cad)を含む。走査電極配線100は列方向に延在し、行方向に複数本配置されている。画像信号電極配線101(DL)は行方向に延在し、列方向に複数本配置されている。図中、SD1はソース電極、SD2はドレイン電極を示す。

【0065】液晶(LC)209を基準としてアクティブマトリクス基板側には薄膜トランジスタ40(TFT)および透明画素電極103(ITO1)が形成され、カラーフィルタ基板側にはカラーフィルタFIL、遮光用ブラックマトリクスBMが形成されている。2枚の基板は、例えば1.1mmあるいは0.7mm程度の厚さを有している。

【0066】図8は本発明を適用したアクティブマトリクス型液晶表示装置の全体構成を説明する展開斜視図である。同図は本発明による液晶表示装置(以下、液晶パネル、回路基板、バックライト、その他の構成部材を一体化したモジュール:MDLと称する)の具体的構造を説明するものである。

【0067】SHDは金属板からなるシールドケース(メタルフレームとも言う)、WDは表示窓、INS1~3は絶縁シート、PCB1~3は回路基板(PCB1はドレイン側回路基板:画像信号配線101の駆動回路基板、PCB2はゲート側回路基板:走査電極配線100の駆動回路、PCB3はインターフェース回路基板)、JN1~3は回路基板PCB1~3同士を電気的に接続するジョイナ、CH11はアクティブマトリクス基板上に直接搭載された画像信号電極駆動回路116、CH12は同様に直接搭載された走査電極駆動回路115、PNLは液晶表示パネル(単に、液晶パネルとも言う)、GCはゴムクッション、ILSは遮光スペーサ、PRSはプリズムシート、SPSは拡散シート、GLBは導光板、RFSは反射シート、MCAは一体化成形により形成された下側ケース(モールドフレーム)、MOはMCAの開口、LPは蛍光管、LPCはランプケーブル、GBは蛍光管LPを支持するゴムブッシュ、BATは両面粘着テープ、BLは蛍光管や導光板等からなるバックライトBLを示し、図示の配置関係で拡散板部材を積み重ねて液晶表示モジュールMDLが組立てられる。

【0068】液晶表示モジュールMDLは、下側ケースMCAとシールドケースSHDの2種の収納・保持部材を有し、絶縁シートINS1~3、回路基板PCB1~3、液晶パネルPNLを収納固定した金属製のシールドケースSHDと、線状ランプLP、導光板GLB、プリズムシートPRS等からなるバックライトBLを収納した下側ケースMCAとを合体させてなる。

【0069】インターフェース回路基板PCB3には外部ホストからの映像信号の受入れ、タイミング信号等の制御信号を受け入れる集積回路チップ、およびタイミングを加工してクロック信号を生成するタイミングコンバータTCN等が搭載される。

【0070】図8では、その液晶パネルの駆動回路(集積回路CH1、CH2)をアクティブマトリクス基板上に直接実装した、所謂COG方式で説明したが、本発明はこのような実装方式の液晶パネルに限定されるものではなく、従来からのTCP(テープキャリアパッケージ)を用いて実装する方式にも同様に適用できる。

【0071】図9は本発明による液晶表示装置の実装例を説明するノート型コンピュータの斜視図である。このノート型コンピュータ(可搬型パソコン)はキーボード部(本体部)と、このキーボード部にヒンジで連結した表示部から構成される。キーボード部にはキーボードとホスト(ホストコンピュータ)、CPU等の信号生成機能を収納し、表示部には液晶パネルPNLを有し、その周辺に駆動回路基板FPC1、FPC2、コントロールチップTCNを搭載したPCB、およびバックライト電源であるインバータ電源基板IVなどが実装される。

【0072】この可搬型パソコンは、前記実施例で説明した構造の液晶パネルを搭載しており、表示むらの無い高品質の画像表示を得ることができる。

【0073】

【発明の効果】以上説明したように、本発明によれば、液晶パネルの製造後に工程中等で発生した静電気に起因する薄膜トランジスタの閾値のばらつきを揃えることができ、製造歩留りと信頼性が向上した表示むらの無い高品質の画像表示が可能な液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の第一実施例を説明するアクティブマトリクス基板の等価回路図である。

【図2】本発明による液晶表示装置の第二実施例を説明するアクティブマトリクス基板の等価回路図である。

【図3】本発明による液晶表示装置の第三実施例を説明するアクティブマトリクス基板の等価回路図である。

【図4】本発明による液晶表示装置の第四実施例を説明するアクティブマトリクス基板の等価回路図である。

【図5】アクティブマトリクス基板の分割した共通電極配線端子間の電気的接続部分を説明する模式図である。

【図6】本発明による液晶パネルの構成例を説明する概略断面図である。

【図7】本発明を適用したアクティブマトリクス方式液晶表示装置の一画素とその周辺の構成を説明する平面図である。

【図8】本発明を適用したアクティブマトリクス型液晶表示装置の全体構成を説明する展開斜視図である。

【図9】本発明による液晶表示装置の実装例を説明する

ノート型コンピュータの斜視図である。

【符号の説明】

100 走査電極配線

101 画像信号電極配線

40 薄膜トランジスタ

41 付加容量

103 画素電極

110, 111 静電保護ダイオード

112A, 112B, 112C, 112D 共通電極配線端子

113 走査電極配線端子

114 画像信号電極配線端子

115 走査電極駆動回路

116 画像信号電極駆動回路

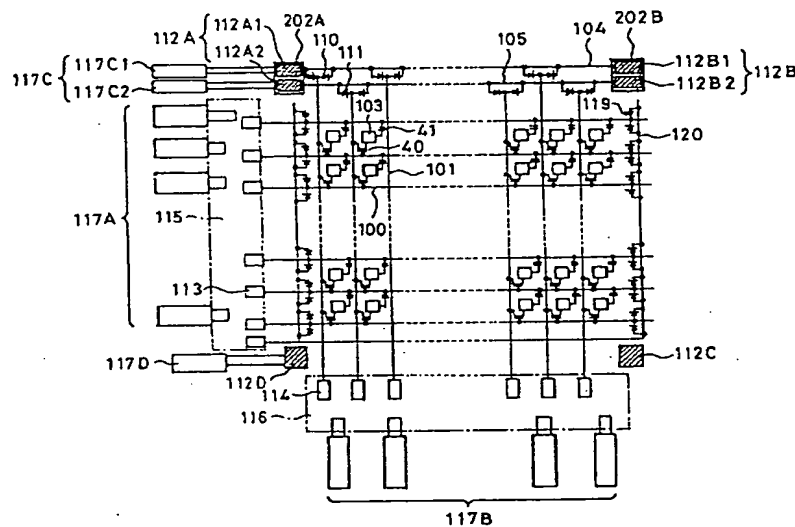
117A, 117B, 117C, 117D 外部接続端子

119 走査電極配線側静電気保護ダイオード

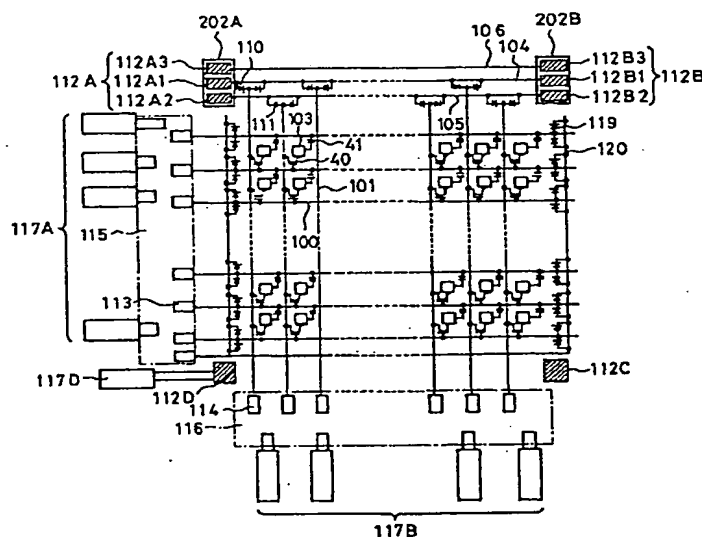
120 走査電極配線側静電気保護ダイオード共通線

202A, 202B 導電性ペースト。

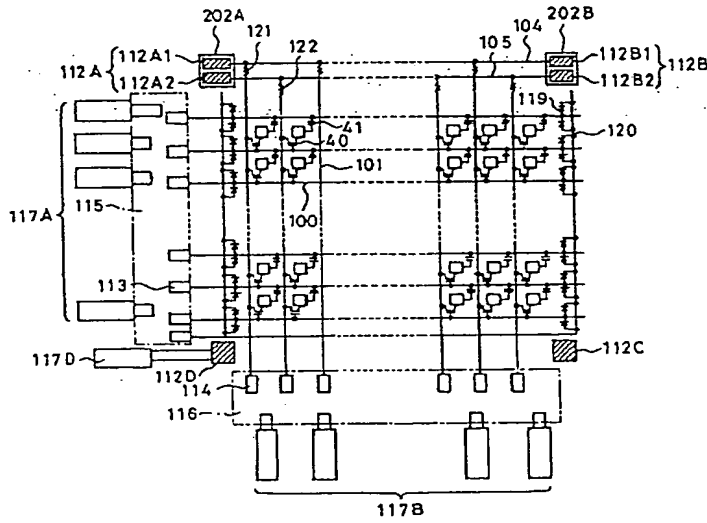
【図1】



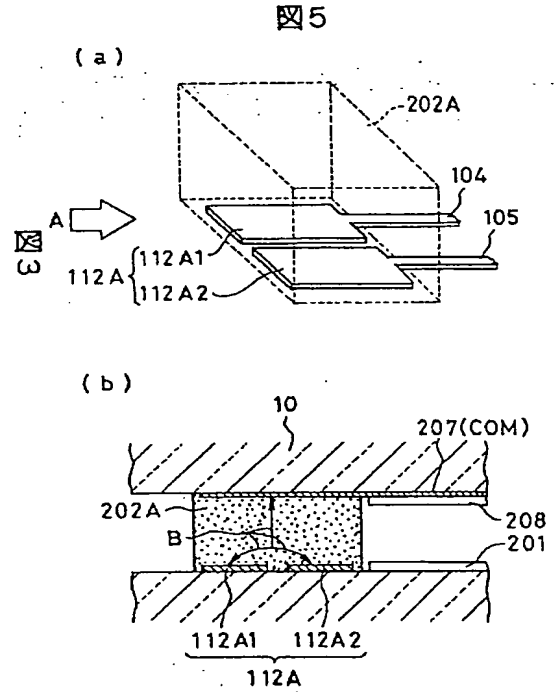
【図2】



【図3】



【図5】



【図4】

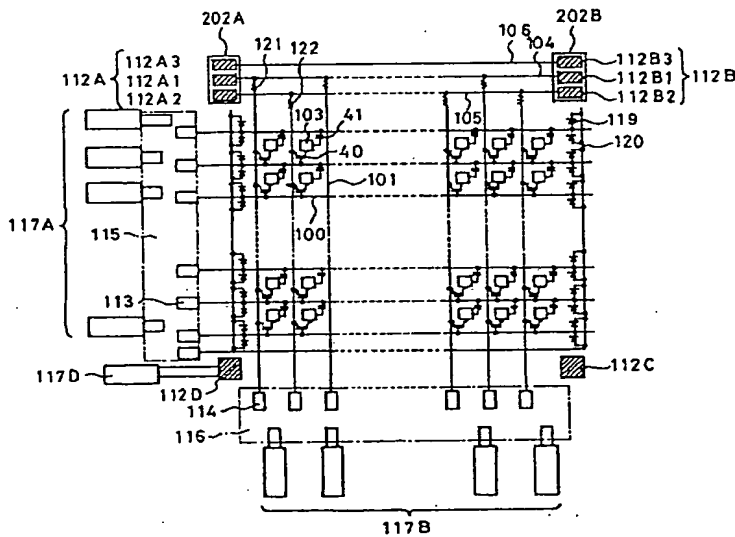
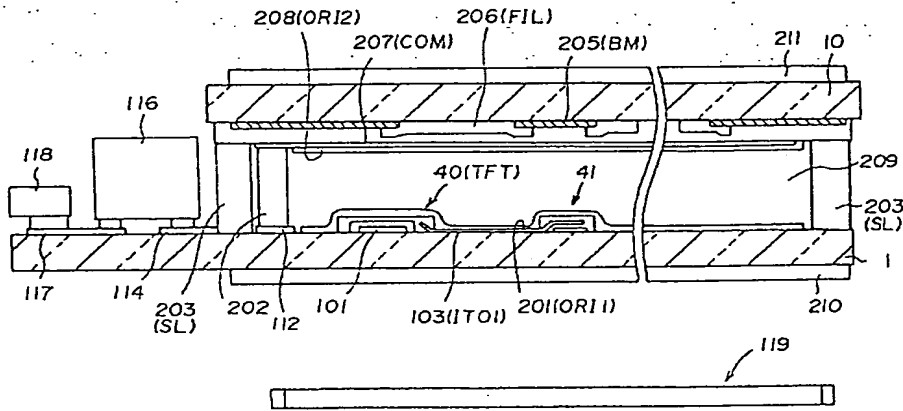


図4

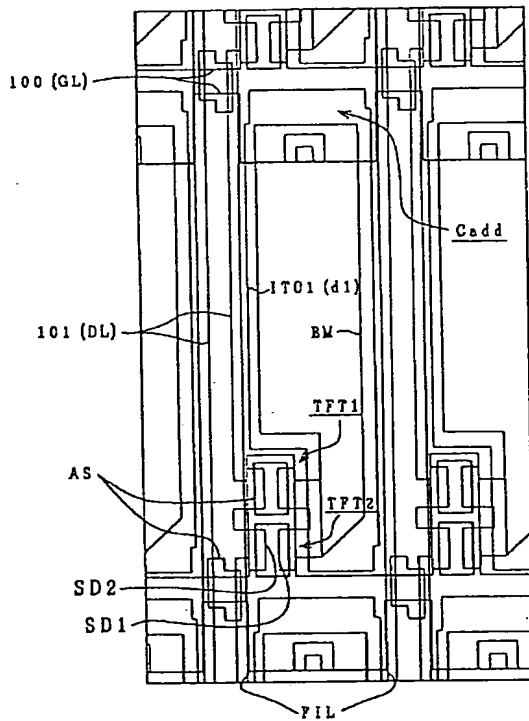
【図6】

図 6



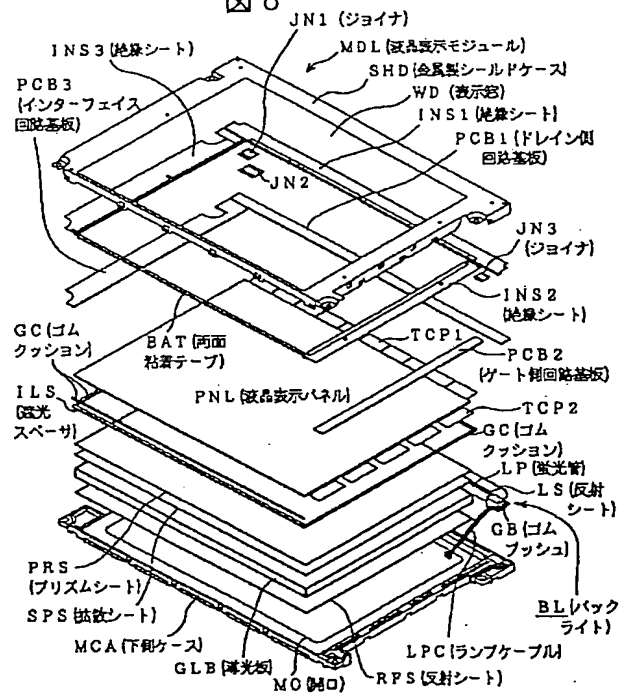
【図7】

図 7



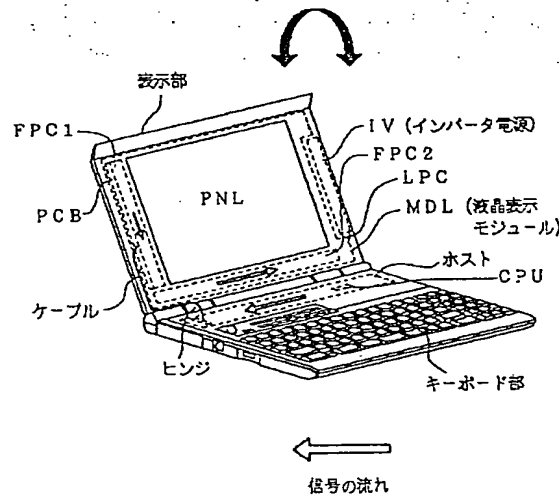
【図8】

図 8



【図9】

図 9



【手続補正書】

【提出日】平成11年11月19日(1999.11.19)

【手続補正1】

【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】

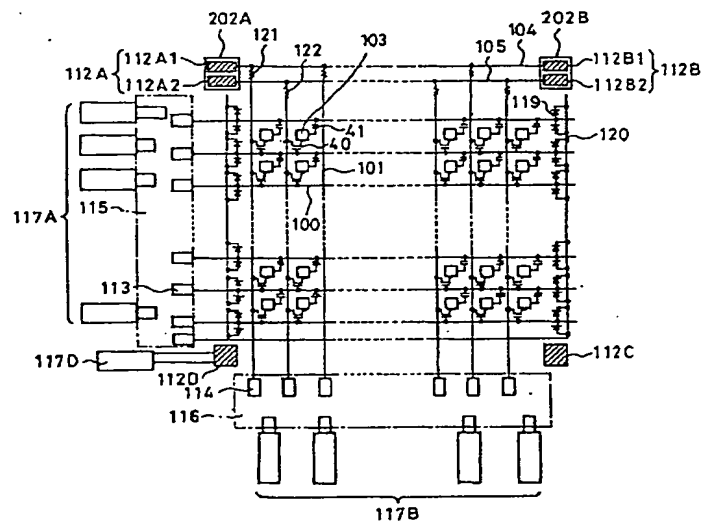


図 3

【手続補正2】

【補正対象書類名】図面

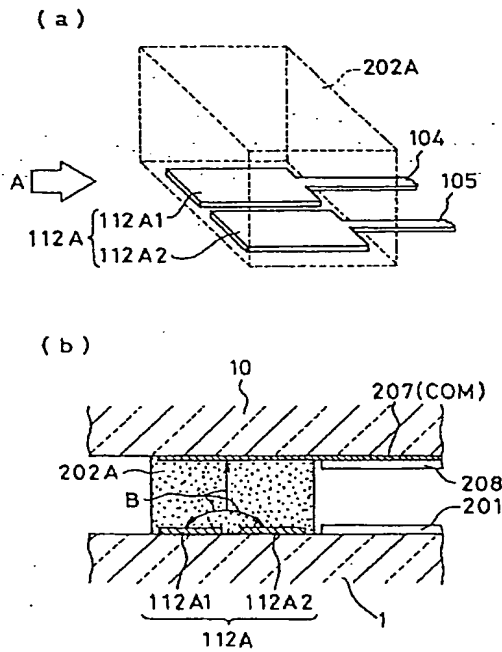
【補正対象項目名】図5

【補正方法】変更

【補正内容】

【図5】

図5



フロントページの続き

(72)発明者 川村 徹也
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72)発明者 大河原 洋
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72)発明者 田中 武
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

Fターム(参考) 2H092 GA37 GA38 GA39 GA49 GA51
GA60 HA25 JA26 JB79 KA16
KA18 KB14 MA32 MA34 MA35
MA37 MA41 NA01 NA13 NA14
NA24 NA25 NA27 NA29 PA06
PA08 PA09 PA11 PA12 PA13
5C058 AA08 AB05 BA06
5C060 AA01 BA04 BA09 BB01 BC01
DA01 DA06 DB03 DB15 HC16
JA11